



## 18 nm FD-SOI technology with embedded PCM enables next-generation STM32 MCUs



### 意法半導體突破20奈米技術屏障，提升新一代微控制器的成本競爭力

- 首款採用新技術的 STM32 微控制器將於 2024 下半年開始提供部分客戶樣片
- 18奈米 FD-SOI 製程與嵌入式相變記憶體 (ePCM) 組合，大幅提升性能和降低功耗

【臺北訊，2024年3月28日】— 服務橫跨多重電子應用領域的全球半導體領導廠商意法半導體 (STMicroelectronics，簡稱 ST；紐約證券交易所代碼：STM) 推出了一項18奈米完全空乏型矽絕緣層金氧半電晶體 (Fully Depleted Silicon On Insulator, FD-SOI) 技術並整合嵌入式相變記憶體 (ePCM) 的先進製程，支援下一代嵌入式處理器進化升級。這項新製程技術是意法半導體和三星晶圓代工廠共同研發，使嵌入式處理應用能夠大幅提升性能和降低功耗，同時還能整合容量更大的記憶體和更多的類比和數位外部周邊。搭載新技術的首款下一代 STM32微控制器產品將於2024下半年開始提供部分客戶樣片，並預計於2025年下半年排產。

意法半導體微控制器、數位IC和射頻產品部總裁Remi El-Ouazzane表示，「身為半導體產業領導之創新企業，意法半導體率先為客戶提供車用級和航太級FD-SOI和PCM技術。我們的下一步行動將從下一代STM32微控制器開始，讓工業應用開發者也能享受到這兩項先進技術帶來的諸多益處。」

## 技術優勢

相較於目前在用之意法半導體40奈米嵌入式非易失性記憶體 ( eNVM ) 技術，整合ePCM的18奈米FD-SOI製程可以極大幅提升關鍵的品質因數：

- 性能功耗比提升 50%以上
- 非易失性記憶體 ( NVM ) 之密度是現有技術的 2.5 倍，可以在晶片上整合容量更大的記憶體
- 數位電路密度是現有技術的三倍，可以整合人工智慧、圖形加速器等數位外部周邊，以及最先進的安全保護功能
- 雜訊係數改善 3dB，強化無線 MCU 的射頻性能

該技術能夠在3V電壓下運行，可為類比功能提供電源，例如電源管理、重置系統、時鐘源和數位 / 類比轉換器等，是20奈米以下唯一支援此功能的半導體製程技術。

該技術的耐高溫運作、輻射硬化和資料保存期限已經過車用市場的檢驗，能夠滿足工業應用對可靠性的嚴格需求。

FD-SOI和PCM技術資訊，請瀏覽意法半導體官方網站：[www.st.com](http://www.st.com)。

## STM32微控制器為開發者和客戶帶來之益處

具有成本競爭力的技術將為開發人員提供新型的高性能、低功耗、無線MCU。大儲存容量支援市場對邊緣人工智慧處理、多射頻協定堆疊、無線更新和進階安全功能的日益成長的需求。高處理效能和大儲存容量將刺激目前正在使用微處理器開發產品的開發者，轉向整合度更高且更具成本效益的微控制器。這項新技術將進一步提升超低功耗裝置的效能，意法半導體的產品組合目前在此一市場處於優勢地位。

搭載該技術的首款微控制器將整合ARM最先進的ARM® Cortex®-M內核心，為機器學習和數位訊號處理應用帶來更強的運算能力。該產品將擁有快速、靈活的外部記憶體介面、先進的圖形功能，並將整合眾多類比和數位外部周邊，還導入了意法半導體最新MCU之先進而且經過認證的安全功能。

## 關於意法半導體

意法半導體匯聚超過 5 萬名半導體技術的創造者和製造者，掌握半導體供應鏈和先進的製造設備。做為一家整合元件製造商 ( IDM )，意法半導體與逾 20 萬家客戶與數千個合作夥伴一起研發產品和解決方案，攜手建立生態系統，協助客戶因應挑戰和新機會，滿足世界對於永續發展之更高的需求。意法半導體的技術讓人們出行更智慧，電源和能源管理更高效，物聯網和連接技術的使用更廣泛。意法半導體致力於 2027 年達成碳中和 ( 適用於範圍 1 和範圍 2，以及部分範圍 3 ) 之目標。更多資訊，請瀏覽意法半導體官方網站：[www.st.com](http://www.st.com)。